

**Экзаменационные вопросы по дисциплине
Основы Профессиональной Деятельности. 2018-2019 уч. год.**

1. Две формы представления информации. Способы представления дискретной информации. Системы счисления, используемые в вычислительной технике: двоичная, 8-я, 10-я, 16-я, двоично-десятичная.
2. Представление чисел с фиксированной точкой. Прямой, обратный и дополнительный код. Формирование битовых признаков переноса, переполнения, отрицательного результата, нуля.
3. Представление символьных и строковых данных. Принципы построения кодовых таблиц ASCII, КОИ-8, ISO8859-5, Windows-1251, UTF-8, UTF-16.
4. Базовые элементы вычислительной техники: ячейки, регистры, шины, вентили, тактовые генераторы, логические схемы, триггеры, регистры, счетчики, сумматоры.
5. Структура и принцип функционирования ЭВМ. Порядок функционирования простого процессора на примере калькулятора.
6. Операционная система Unix — ядро ОС и файловая система.
7. Операционная система Unix — интерпретаторы, стандартные потоки ввода вывода, фильтры.
8. Операционная система Unix — основные команды, права файлов и способы их задания.
9. Состав и структура БЭВМ. Адресные пространства БЭВМ. Система команд БЭВМ, форматы команд. Машинные циклы.
10. Организация вычислений в БЭВМ. Сдвиги, арифметические и логические операции. Цикл выборки команды.
11. Организация массивов данных. Режимы адресации. Цикл выборки адреса и операнда БЭВМ.
12. Управление вычислительным процессом в БЭВМ. Команды ветвлений, цикл исполнения команды LOOP.
13. Подпрограммы в БЭВМ. Цикл исполнения команд перехода и возврата из подпрограммы. Стек, передача параметров. Позиционно-независимый код. Загрузчик и библиотеки.
14. Организация ввода-вывода в вычислительных системах. Инициация обмена, передача информации и завершение обмена. Драйверы.
15. Организация ввода-вывода в БЭВМ. Устройства ввода-вывода, команды.
16. Организация асинхронного обмена в БЭВМ. Пример программы. Временные издержки асинхронного обмена.
17. Организация прерываний в БЭВМ. Вектора прерываний, контроллер прерывания.
18. Организация обмена по прерыванию программы в БЭВМ. Пример программы. Цикл прерывания.
19. Понятие многоуровневой ЭВМ. Понятие и пример программы на разных уровнях.
20. Микропрограммный уровень БЭВМ. Структура МПУ. Форматы микрокоманд.
21. Структура и принципы работы арифметико-логического устройства и коммутатора. Регистр состояния БЭВМ
22. Микропрограммное управление вентильными схемами. Схема управления. Интерпретатор БЭВМ.
23. Архитектура ЭВМ. Гарвардская и фон-Неймановская архитектура. Организация обмена архитектуры ЭВМ с использованием шин.
24. Архитектура многопроцессорных ЭВМ. Системный коммутатор. Архитектуры UMA и NUMA.
25. Структура современных процессоров. Окружение процессора. CISC, RISC, VLIW.
26. Адресуемая память, организация и временные диаграммы. Конструктивные особенности современной памяти.
27. Память, ориентированная на записи (блочная память). Организация дисковой памяти и памяти на магнитных лентах.
28. Характеристики запоминающих устройств. Пирамида памяти.
29. Ассоциативная память, Кэш-память. Влияние промахов кэш-памяти на производительность.
30. Предназначение и организация виртуальной памяти. Сегментно-страничная организация. Устройство управления памятью (MMU), буфер трансляции (TLB).
31. Сетевые технологии, Понятие сети ЭВМ, классификация компьютерных сетей. Сообщение и пакет. Модель взаимодействия открытых систем.
32. Модель TCP/IP: передающая среда, каналный и сетевой уровень. Адресация, передача и маршрутизация пакетов.
33. Модель TCP/IP: выделение адресов (DHCP), сервисы имен, транспортный и прикладной уровни.
34. Интерфейсы ввода-вывода. Контроллеры внешних устройств. Уровни стандартизации, сопряжения с системной шиной, циклы обмена. Регистры контроллера.
35. Параллельная передача данных. Контроллеры параллельной передачи и приема.
36. Синхронные последовательные интерфейсы. Контроллеры последовательной передачи и приема.
37. Асинхронный обмен. Принципы деления частоты, формат кадра.
38. Контроллер передачи асинхронного последовательные интерфейса.
39. Контроллер приема асинхронного последовательные интерфейса.
40. Организация прямого доступа к памяти. Контроллер ПДП.